

BEST AVAILABLE COPY

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 07140924

(43)Date of publication of application: 02.06.1995

(51)Int.Cl.

G09G 3/20

G09G 3/28

(21)Application number: 05308648

(71)Applicant:

FUJITSU GENERAL LTD

(22)Date of filing: 15.11.1993

(72)Inventor:

DENDA ISATO

NAKAJIMA MASAMICHI

ONODERA JUNICHI

KOSAKAI ASAO

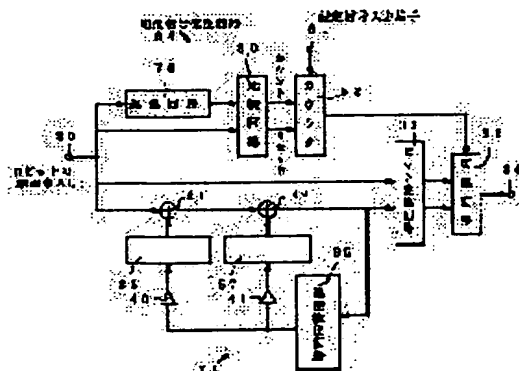
KOBAYASHI MASAYUKI

(54) DRIVING CIRCUIT OF DISPLAY DEVICE

(57)Abstract:

PURPOSE: To solve a problem of generation of pseudo patterns by not executing pseudo intermediate processing when an input level does not change within a certain area.

CONSTITUTION: Input video signals which are subjected and not subjected to diffusion processing are sent to a changeover circuit 83. Simultaneously, the delayed signals and the non-delayed signals are compared. The direct signals which are not subjected to the pseudo intermediate processing are outputted to an output terminal 34 during the continuation of the same signals when the same data are inputted repetitively at a prescribed number of times. A reset signal is outputted and a counter 82 is reset when the signals of the same level are interrupted. The



changeover circuit 83 is restored to the original state and the signals subjected to the pseudo intermediate processing are outputted to the output terminal 34.

Comparison is made as to the different lines as well not only the case only the same data on the same lines are compared, by which the application to the same case of a certain area is made possible. Consequently, the generation of the pseudo patterns occurring in the pseudo intermediate processing does not arise even if the signals of the same level are inputted within the range of the certain area.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-140924

(43) 公開日 平成7年(1995)6月2日

(51) Int.Cl.⁶

G 0 9 G 3/20

3/28

識別記号

庁内整理番号

K 9378-5G

V 9378-5G

K 9378-5G

F I

技術表示箇所

審査請求 未請求 請求項の数4 F D (全7頁)

(21) 出願番号

特願平5-308648

(22) 出願日

平成5年(1993)11月15日

(71) 出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72) 発明者 傳田 勇人

神奈川県川崎市高津区末長1116番地 株式
会社富士通ゼネラル内

(72) 発明者 中島 正道

神奈川県川崎市高津区末長1116番地 株式
会社富士通ゼネラル内

(72) 発明者 小野寺 純一

神奈川県川崎市高津区末長1116番地 株式
会社富士通ゼネラル内

(74) 代理人 弁理士 古澤 俊明 (外1名)

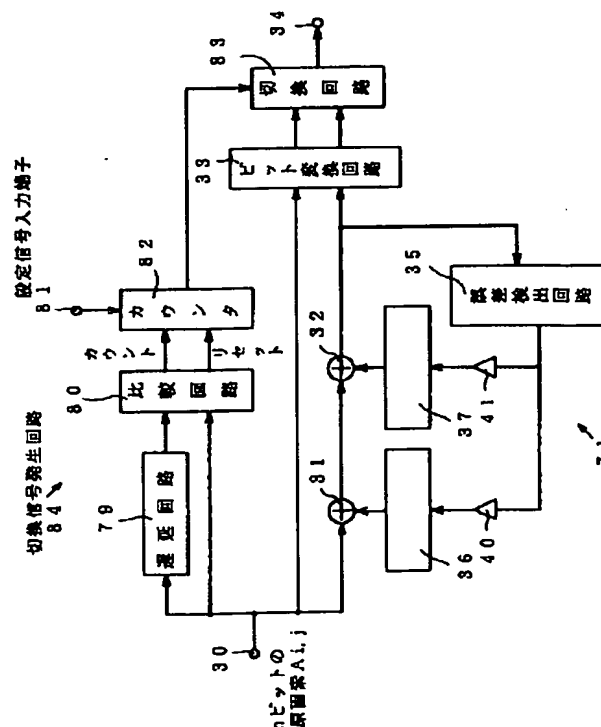
最終頁に続く

(54) 【発明の名称】 ディスプレイ装置の駆動回路

(57) 【要約】

【目的】 入力レベルがある面積内で変化しないときには、擬似中間処理を行なわないようにして擬似紋様の発生する問題点を解決することを目的とする。

【構成】 入力映像信号は、誤差拡散処理を行なったものと行なわないものとが切換え回路83に送られる。同時に遅延された信号と遅延しない信号とが比較され、同一データが所定回数繰返し入力したとき、同一信号が連続している間は、擬似中間処理を行なわない直接の信号が出力端子34へ出力する。同一レベルの信号が途切れると、リセット信号が出力してカウンタ82がリセットされ、切換え回路83がもとに戻り、擬似中間処理をされた信号が出力端子34へ出力する。同一ライン上における同一データについてのみ比較する場合に限らず、異なるラインについても比較することにより、ある面積で同一の場合にも適用することができる。この結果、ある面積の範囲内で同一レベルの信号が入力しても擬似中間処理に起因する擬似紋様が発生することはない。



【特許請求の範囲】

【請求項1】 デジタル化された映像入力信号により表示パネル10を直接駆動して表示するようにしたディスプレイ装置において、映像信号にそれぞれに等しい信号が所定回数連続したときに、映像信号の前記表示パネル10への直接の入力と、誤差拡散処理回路71を介しての入力とを切替える切替え手段を具備してなることを特徴とするディスプレイ装置の駆動回路。

【請求項2】 切替え手段は、映像信号の直接の入力と、誤差拡散処理をした入力との切替え回路83と、入力端子30に入力した映像信号のデータが所定回数連続したときに前記切替え回路83の切替え信号を出力する切替え信号発生回路84とを具備してなる請求項1記載のディスプレイ装置の駆動回路。

【請求項3】 切替え信号発生回路84は、1ドット遅延する遅延回路79と、この1ドット遅延した信号と遅延しない信号とを比較する比較回路80と、比較回路80における同一レベルの信号の数が設定信号入力端子81からの設定数だけ続くと切替え回路83の切替え信号を出力し、また、異なるレベルの信号によりクリアされるカウンタ82とからなる請求項2記載のディスプレイ装置の駆動回路。

【請求項4】 切替え信号発生回路84は、1ドット遅延する遅延回路79aと、この1ドット遅延した信号と遅延しない信号とを比較する比較回路80aと、1ライン遅延する遅延回路79bと、この1ライン遅延した信号と遅延しない信号とを比較する比較回路80bと、1ドット遅延する遅延回路79cと、この1ラインと1ドット遅延した信号と遅延しない信号とを比較する比較回路80cと、これら各比較回路80a、80b、80cにおける同一レベルの信号の数が設定信号入力端子81からの設定数だけ続くと切替え回路83の切替え信号を出力し、また、異なるレベルの信号によりクリアされるカウンタ82とからなる請求項2記載のディスプレイ装置の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、映像信号(RGB)にそれぞれに等しい信号が連続したときに擬似中間処理に起因する紋様が現れないようにしたディスプレイ装置の駆動回路に関するものである。

【0002】

【従来の技術】最近、薄型、軽量の表示装置として、PDP(プラズマ・ディスプレイ・パネル)が注目されている。このPDPの駆動方式は、従来のCRT駆動方式とは全く異なっており、デジタル化された映像入力信号による直接駆動方式である。したがって、パネル面から発光される輝度階調は、扱う信号のビット数によって定まる。PDPは基本的特性の異なるAC型とDC型の2方式に分けられるが、DC型PDPでは、すでに課題

とされていた輝度と寿命について改善手法の報告があり、実用化へ向けて進展しつつある。

【0003】ところが、AC型PDPでは、輝度と寿命については十分な特性が得られているが階調表示に関しては、試作レベルで最大64階調表示までの報告しかなかったが、アドレス・表示分離型駆動法(ADSサブフィールド法)による将来の256階調の手法が提案されている。この方法に使用される表示パネルとしてのPDP(プラズマ・ディスプレイ・パネル)10のパネル構造が図7に示され、駆動シーケンスと駆動波形が図8(a)(b)に示される。

【0004】図7において、表示面側の表面ガラス基板11の下面に、対になるXサスティン電極12、Yサスティン電極13を透明電極と補助電極で形成する。補助電極は、透明電極の抵抗による電圧降下を防ぐため、バス電極23を透明電極の一部に形成する。これらXサスティン電極12、Yサスティン電極13の上に誘電体層14を設け、その上に各セル間の結合を分離するためにストライプ状リブ18を形成する。さらに、MgO膜からなる保護層15を蒸着する。対向する裏面ガラス基板16上には、アドレス電極17を形成する。アドレス電極17間にストライプ上のストライプ状リブ18を設け、さらにアドレス電極17を被覆するようにしてR(赤)蛍光体19、G(緑)蛍光体20、B(青)蛍光体21を塗分けて形成する。放電空間22には、Ne+Xe混合ガスが封入される。

【0005】図8(a)において、1フレームは、輝度の相対比が1、2、4、8、16、32、64、128の8個のサブフィールドで構成され、8画面の輝度の組み合わせで256階調の表示を行う。図8(b)において、それぞれのサブフィールドは、リフレッシュした1画面分のデータの書込みを行うアドレス期間とそのサブフィールドの輝度レベルを決めるサスティン期間で構成される。アドレス期間では、最初全画面同時に各ピクセルに初期的に壁電荷が形成され、その後サスティンパルスが全画面に与えられ表示を行う。サブフィールドの明るさはサスティンパルスの数に比例し、所定の輝度に設定される。このようにして256階調表示が実現される。

【0006】以上のようなAC駆動方式では、階調数を増やせば増やすほど、1フレーム期間内でパネルを点灯発光させる準備期間としてのアドレス期間のビット数が増加するため、発光期間としてのサスティン期間が相対的に短くなり、最大輝度が低下する。このように、パネル面から発光される輝度階調は、扱う信号のビット数によって定まるため、扱う信号のビット数を増やせば、画質は向上するが、発光輝度が低下し、逆に扱う信号のビット数を減らせば、発光輝度が増加するが、階調表示が少なくなり、画質の低下を招く。

【0007】一般映像信号の場合、入力信号のビット数

よりも出力駆動信号のビット数を低減しながら、入力信号と発光輝度との濃淡誤差を最小にするための誤差拡散処理が行なわれる。これは擬似中間調を表現する処理であり、少ない階調で濃淡表現する場合に用いられる。従来の一般映像信号に用いられる誤差拡散処理回路71が図3に示される。この回路において、映像信号入力端子30に、図6に示すように、 n （たとえば8）ビットの原画素 $A_{i,j}$ の映像信号が入力したものとす。この信号は、垂直方向加算回路31、水平方向加算回路32を経て、さらにビット変換回路33でビット数を m （たとえば4）ビットに減らす処理をしてPDP駆動回路を経て表示パネルとしてのPDP10を発光する。

【0008】また、前記水平方向加算回路32からの誤差拡散信号が、予め記憶されたデータと誤差検出回路35にて比較されてその差をとって誤差荷重回路40、41にて所定の係数を掛けて重み付けをし、図5に示すような誤差検出出力を、原画素 $A_{i,j}$ より h ライン前の画素、例えば1ラインだけ過去に生じた画素 $A_{i,j-1}$ との再現誤差 E_{j-1} を出力する h ライン遅延回路36を介して前記垂直方向加算回路31に加算されるとともに、原画素 $A_{i,j}$ より d ドット前の画素、例えば1ドットだけ過去に生じた画素 $A_{i-1,j}$ との再現誤差 E_{i-1} を出力する d ドット遅延回路37を介して前記水平方向加算回路32に加算される。なお、前記誤差荷重回路40、41での係数は一般的に全ての和が1になるように設定する。

【0009】この結果、ビット変換回路33の出力端子には、図4に示すように、瞬間的には実線の階段状のような4ビットで表わされる発光輝度レベルが出力されるにも拘らず、実際は、前記実線の階段状の上下の発光輝度レベルが所定の割合で交互に出力されるので、平均化された状態で認識され、点線のような $y=x$ の補正輝度線となる。

【0010】

【発明が解決しようとする課題】ところが、映像信号（RGB）にそれぞれ等しい信号が繰返し入力されるときでも、従来は、上述のような擬似中間処理をするため、この擬似中間処理に起因する独特な紋様が現れるという問題があった。

【0011】本発明は、入力レベルがある面積の範囲内で変化しないときには、擬似中間処理を行なわないようにして擬似紋様の発生する問題点を解決することを目的とする。

【0012】

【課題を解決するための手段】本発明は、デジタル化された映像入力信号により表示パネル10を直接駆動して表示するようにしたディスプレイ装置において、映像信号にそれぞれに等しい信号が所定回数連続したときに、映像信号の前記表示パネル10への直接の入力と、誤差拡散処理回路71を介しての入力とを切替える切

え手段を具備してなることを特徴とするディスプレイ装置の駆動回路である。

【0013】

【作用】入力映像信号は、誤差拡散処理を行なったものを行なわないものが切換え回路83に送られる。同時に遅延された信号と遅延しない信号とが比較され、同一データが所定回数繰返し入力したとき、カウンタ82から出力が現れて、以後同一信号が連続している間は、擬似中間処理を行なわない直接の信号が出力端子34へ出力する。同一レベルの信号が途切れると、比較回路80からリセット信号が出力してカウンタ82がリセットされ、切換え回路83がもとに戻り、擬似中間処理をされた信号が出力端子34へ出力する。同一ライン上における同一データについてのみ比較する場合に限らず、異なるラインについても比較することにより、ある面積で同一の場合にも適用することができる。この結果、ある面積の範囲内で同一レベルの信号が入力しても擬似中間処理に起因する擬似紋様が発生することはない。

【0014】

【実施例】以下、本発明の実施例を図面に基づき説明する。図1は、第1実施例を示すもので、この例では、同一ラインに同じデータが続いた場合に擬似中間処理を行なわないようにしている。この図1において、30は、映像信号入力端子である。この入力端子30は、直接ビット変換回路33に接続するとともに、擬似中間処理を行なうための誤差拡散処理回路71を介してビット変換回路33に接続されている。この誤差拡散処理回路71は、図3に示したものと同様のものであるが、同一のものに限られない。前記ビット変換回路33における擬似中間処理を行なわない出力と、擬似中間処理をした出力とは、切換え回路83を介して出力端子34に接続されている。

【0015】前記入力端子30は、また、前記切換え回路83を切換えるための信号を出力する切換え信号発生回路84に接続されている。この切換え信号発生回路84は、例えば1ドット遅延する遅延回路79と、1ドット遅延した信号と遅延しない信号とを比較する比較回路80と、比較回路80における同一レベルの信号の数が設定信号入力端子81からの設定数だけ続くと出力し、異なるレベルの信号によりクリアされるカウンタ82とからなる。

【0016】以上のような構成において、映像信号入力端子30からの信号は、誤差拡散処理回路71を介さずに直接ビット変換回路33に送られるとともに、誤差拡散処理回路71により上述したような誤差拡散処理を行なってビット変換回路33に送り、それぞれこのビット変換回路33によって、例えば8ビットから4ビットにビット変換して切換え回路83に送られる。

【0017】同時に入力端子30から、切換え信号発生回路84の比較回路80に、遅延回路79で1ドット遅

延された信号 $A_{i-1, j}$ と遅延しない信号 $A_{i, j}$ とが入力する。この比較回路 80 では、2 つが同じレベルの入力信号である場合には、カウント信号として、また、異なる信号である場合には、リセット信号としてカウンタ 82 に送られる。

【0018】ここで、入力端子 30 に入力した映像信号 (RGB) 信号が例えば 3 回繰返し入力したとき擬似中間処理を行なわないようにするものとする。この場合には、設定信号入力端子 81 から 3 を設定する。そして、比較回路 80 のカウント信号と設定信号入力端子 81 の設定数とが一致すると、カウンタ 82 から出力が現れて、ビット変換回路 33 でビット変換された信号のうち、入力端子 30 からの擬似中間処理を行なわない直接の信号が出力端子 34 へ出力する。カウンタ 82 の値が設定信号入力端子 81 の設定値を越えている間、すなわち、同一レベルの信号が連続して続いている間は、擬似中間処理を行なわない直接の信号が出力端子 34 へ出力する。入力端子 30 に入力する同一レベルの信号が途切れると、比較回路 80 からリセット信号が出力してカウンタ 82 がリセットされ、切換え回路 83 がもとに戻り、ビット変換回路 33 でビット変換された信号のうち、誤差拡散処理回路 71 で擬似中間処理をされた信号が出力端子 34 へ出力する。なお、設定信号入力端子 81 の設定数は、紋様の現れかたによって適宜設定される。

【0019】本発明の第 2 実施例を図 2 により説明する。前記第 1 実施例では、同一ライン上における同一データについてのみ比較したのに対し、第 2 実施例では、異なるラインについても比較することにより、ある面積で同一の場合にも適用するようにしたものである。すなわち、切換え信号発生回路 84 は、前記図 1 と同様の 1 ドット遅延回路 79 a、比較回路 80 a を具備する他、1 ライン遅延回路 79 b、1 ドット遅延回路 79 c、比較回路 80 b、比較回路 80 c を具備し、さらに、カウント信号は、アンド回路 85 を介してカウンタ 82 に接続するとともに、リセット信号はオア回路 86 を介してカウンタ 82 に接続する。

【0020】以上のような構成において、映像信号入力端子 30 からの信号は、誤差拡散処理回路 71 を介さずに直接ビット変換回路 33 に送られるとともに、誤差拡散処理回路 71 により上述したような誤差拡散処理を行なってビット変換回路 33 に送り、それぞれこのビット変換回路 33 によって、例えば 8 ビットから 4 ビットにビット変換して切換え回路 83 に送られる。

【0021】同時に入力端子 30 から、切換え信号発生回路 84 の比較回路 80 a には、1 ドット遅延回路 79 a で 1 ドット遅延された信号 $A_{i-1, j}$ と遅延しない信号 $A_{i, j}$ とが入力する。また、入力端子 30 から、切換え信号発生回路 84 の比較回路 80 b には、1 ライン遅延回路 79 b で 1 ライン遅延された信号 $A_{i, j-1}$ と遅延しない信号 $A_{i, j}$ とが入力する。さらに、入力端子 30 から、切換え信号発生回路 84 の比較回路 80 c には、1 ライン遅延回路 79 c で 1 ライン遅延された信号 $A_{i-1, j-1}$ と遅延しない信号 $A_{i, j}$ とが入力する。これらの比較回路 80 a、80 b、80 c では、それぞれ同じ入力信号である場合には、カウント信号としてアンド回路 85 を介してカウンタ 82 へ、また、異なる信号である場合には、リセット信号としてオア回路 86 を介してカウンタ 82 に送られる。

【0022】ここで、入力端子 30 に入力した映像信号 (RGB) 信号が例えば $A_{i-1, j-1}$ 、 $A_{i, j-1}$ 、 $A_{i-1, j}$ 、 $A_{i, j}$ の範囲内ですべて 3 回繰返し入力したとき擬似中間処理を行なわないようにする場合には、設定信号入力端子 81 から 3 を設定する。そして、比較回路 80 のカウント信号と設定信号入力端子 81 の設定値とが一致すると、カウンタ 82 から出力が現れて、ビット変換回路 33 でビット変換された信号のうち、入力端子 30 からの擬似中間処理を行なわない直接の信号が出力端子 34 へ出力する。カウンタ 82 の値が設定信号入力端子 81 の設定値を越えている間、すなわち、同一レベルの信号が連続して続いている間は、擬似中間処理を行なわない直接の信号が出力端子 34 へ出力する。入力端子 30 に入力する同一レベルの信号が途切れると、比較回路 80 a、80 b、80 c のいずれかからのリセット信号がオア回路 86 を介して出力してカウンタ 82 がリセットされ、切換え回路 83 がもとに戻り、ビット変換回路 33 でビット変換された信号のうち、誤差拡散処理回路 71 で擬似中間処理をされた信号が出力端子 34 へ出力する。

【0023】前記実施例では、表示パネルとして PDP 10 の場合を説明したが、この PDP に限られるものではなく、デジタル化された映像入力信号により直接駆動されるものであれば、液晶などであってもよい。

【0024】
【発明の効果】

(1) 映像信号 (RGB) にそれぞれに等しい信号が所定回数連続したときに、映像信号の前記表示パネル 10 への直接の入力と、映像信号の表示パネル 10 への誤差拡散処理回路 71 を介しての入力とを切換える切換え手段を具備したので、入力レベルが変化しないときには、擬似中間処理に起因する擬似紋様が発生することはない。

【0025】(2) 切換え信号発生回路 84 は、1 ドット遅延する遅延回路 79 と、遅延した信号と遅延しない信号とを比較する比較回路 80 と、比較回路 80 における同一レベルの信号の数が設定信号入力端子 81 からの設定数だけ続くと出力し、異なるレベルの信号によりクリアされるカウンタ 82 とにより構成したので、同一ライン上で同一レベルの信号が入力しても擬似中間処理に

起因する擬似紋様が発生することはない。

【0026】(3) 切換え信号発生回路84は、1ドット遅延する遅延回路79aと、1ドット遅延した信号と遅延しない信号とを比較する比較回路80aと、1ライン遅延する遅延回路79bと、1ライン遅延した信号と遅延しない信号とを比較する比較回路80bと、1ドット遅延する遅延回路79cと、1ラインと1ドット遅延した信号と遅延しない信号とを比較する比較回路80cと、各比較回路80a、80b、80cにおける同一レベルの信号の数が設定信号入力端子81からの設定数だけ続くと切換え信号を出力し、異なるレベルの信号によりクリアされるカウンタ82とにより構成したので、ある面積の範囲内で同一レベルの信号が入力しても擬似中間処理に起因する擬似紋様が発生することはない。

【図面の簡単な説明】

【図1】本発明によるディスプレイ装置の駆動回路の第1実施例を示すブロック図である。

【図2】本発明によるディスプレイ装置の駆動回路の第2実施例を示すブロック図である。

【図3】従来のディスプレイ装置の誤差拡散処理回路を示すブロック図である。

【図4】図3の場合による駆動信号対発光輝度レベルの特性線図である。

【図5】図3の場合による誤差出力の特性線図である。

【図6】各画素のライン遅延とドット遅延の説明図である。

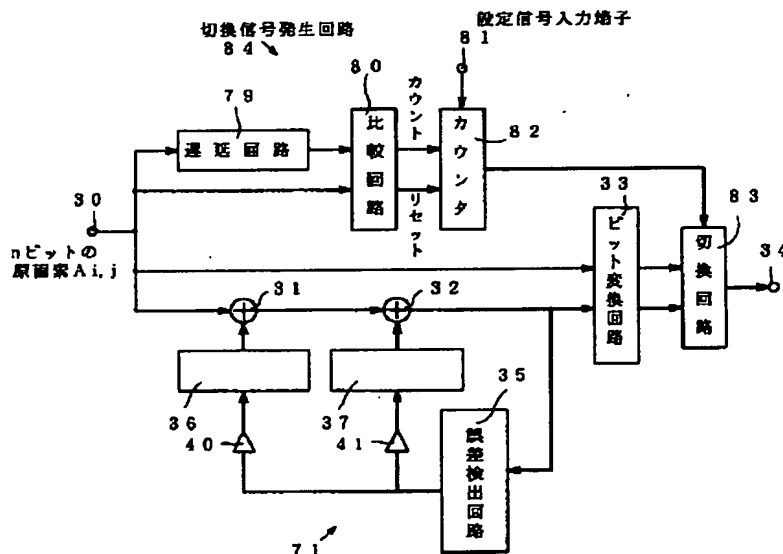
【図7】256階調の手法に使用される表示パネルとしてのPDPの斜視図である。

【図8】256階調の手法における駆動シーケンスと駆動波形図である。

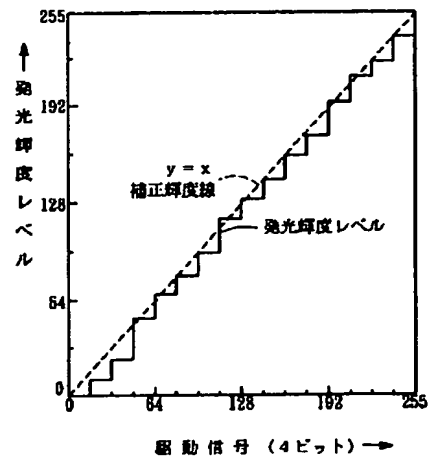
【符号の説明】

10…表示パネルとしてのPDP（プラズマ・ディスプレイ・パネル）、11…表面ガラス基板、12…Xサステイン電極、13…Yサステイン電極、14…誘電体層、15…保護層、16…裏面ガラス基板、17…アドレス電極、18…ストライプ状リブ、19…R（赤）蛍光体、20…G（緑）蛍光体、21…B（青）蛍光体、22…放電空間、23…バス電極、30…映像信号入力端子、31…垂直方向加算回路、32…水平方向加算回路、33…ビット変換回路、34…出力端子、35…誤差検出回路、36…hライン遅延回路、37…dドット遅延回路、40…誤差荷重回路、41…誤差荷重回路、79…遅延回路、79a…1ドット遅延回路、79b…1ライン遅延回路、79c…1ドット遅延回路、80…比較回路、80a…比較回路、80b…比較回路、80c…比較回路、81…設定信号入力端子、82…カウンタ、83…切換え回路、84…切換え信号発生回路、85…アンド回路、86…オア回路。

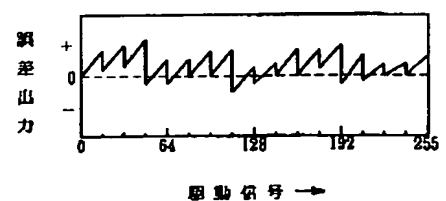
【図1】



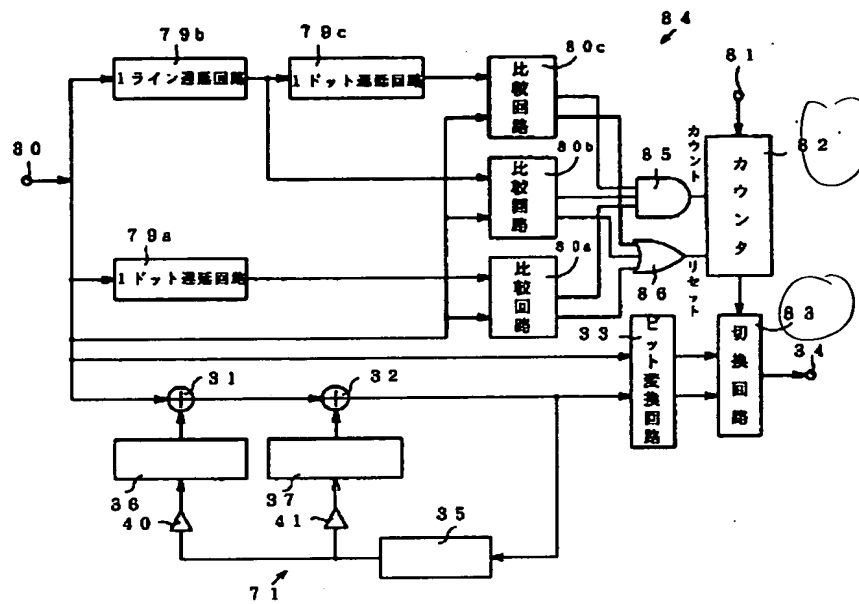
【図4】



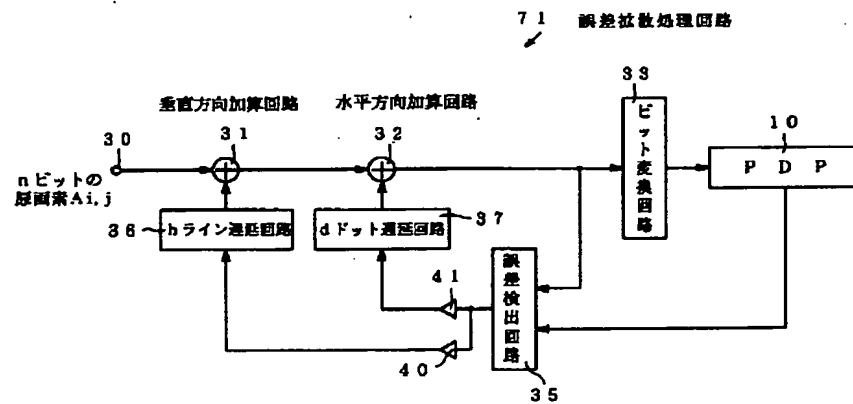
【図5】



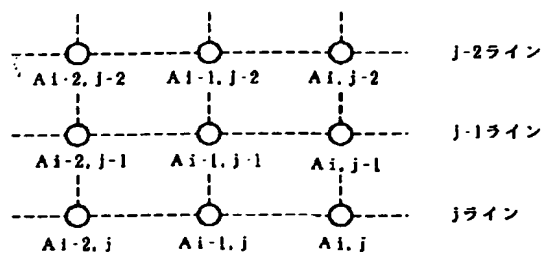
【図2】



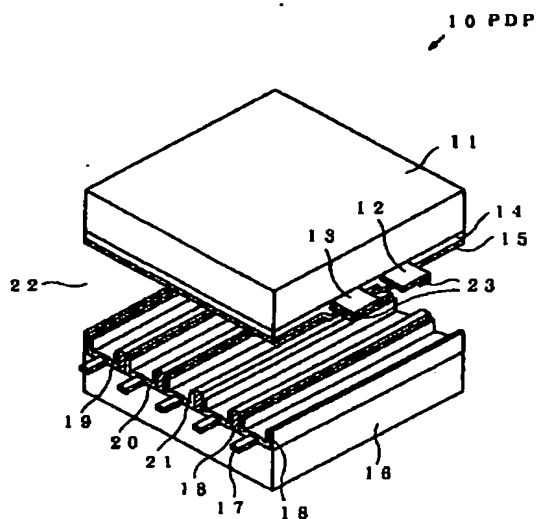
【図3】



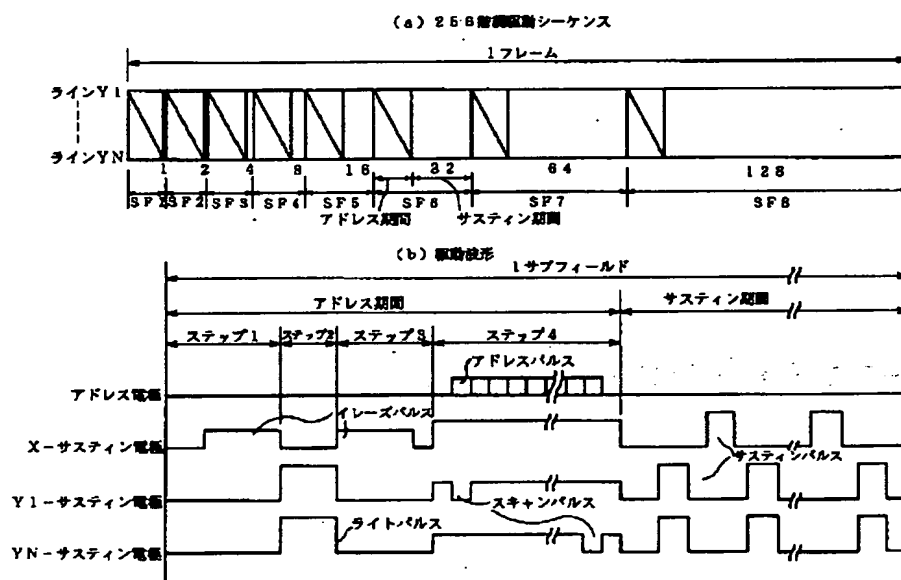
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 小坂井 朝郎
 神奈川県川崎市高津区末長1116番地 株式
 会社富士通ゼネラル内

(72)発明者 小林 正幸
 神奈川県川崎市高津区末長1116番地 株式
 会社富士通ゼネラル内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.